

Аннотация дисциплины Б.1.1.27 Дисциплина. Цифровые устройства и микропроцессоры

Дисциплина "Цифровые устройства и микропроцессоры" изучается обучающимися по основной профессиональной образовательной программе "Интеллектуальные телекоммуникационные системы и сети" направления подготовки "11.03.02 Инфокоммуникационные технологии и системы связи".

Дисциплина изучается в 5 семестре. Общая трудоемкость дисциплины составляет 108/5 часов/з.ед. Самостоятельная работа заключается в выполнении работ, указанных в разделе 4.

В ходе изучения дисциплины осуществляется текущий контроль в форме технологии рейтингового контроля в соответствии с технологической карты дисциплины, размещенной на электронном курсе, а также промежуточный контроль в форме курсовая работа, экзамен.

Целью изучения дисциплины является формирование следующих компетенций:

1. ОПК-4 Способен понимать принципы работы современных информационных технологий и использовать их для решения задач профессиональной деятельности

В ходе изучения дисциплины последовательно рассматриваются темы:

1. Основы цифровой электроники. Автоматы. Конечные и бесконечные автоматы. Комбинационные автоматы. Последовательностные автоматы (автоматы с памятью). Двоичная система счисления. Основные двоичные коды. Двоичная арифметика.
2. Основы булевой алгебры. Логическая переменная и логическая функция. Логические операции - отрицание, сложение, умножение. Порядок выполнения логических операций. Аксиомы и законы булевой алгебры. Логические функции двух переменных. Понятие логического базиса и минимального логического базиса.
3. Формы представления логических функций: словесная, табличная, алгебраическая, графическая (карты Карно). Понятие минтерма и макстерма. Совершенная дизъюнктивная и совершенная конъюнктивная формы представления логических функций.
4. Алгебраический метод минимизации логических функций. Минимизация логических функций с помощью карт Карно. Минимизация не полностью определенных функций. Совместная минимизация нескольких функций одних переменных.
5. Функциональные узлы комбинационного типа. Методика проектирования комбинационных узлов. Типовые комбинационные устройства. Шифраторы и дешифраторы. Компараторы.
6. Мультиплексоры и демультиплексоры. Универсальные логические модули на основе мультиплексоров. Сумматоры: одноразрядный, параллельный с последовательным переносом, параллельный с параллельным переносом. Схемы контроля.
7. Триггерные устройства. Классификация триггеров. Способы описания триггеров. Методы проектирования и схемотехника асинхронных триггеров. Схемотехника синхронных триггеров.
8. Функциональные узлы последовательностного типа (автоматы с памятью). Методы проектирования автоматов с памятью. Типовые функциональные узлы последовательностного типа. Регистры и регистровые файлы. Генераторы чисел.
9. Счетчики. Классификация счетчиков. Двоичные счетчики. Двоично-кодированные счетчики с произвольным модулем. Счетчики с недвоичным кодированием.
10. Понятие архитектуры микропроцессора (МП). Обобщенная структура МП: операционный, управляющий и интерфейсный блоки. Структура и назначение элементов операционного блока. Арифметико-логическое устройство. Блок регистров. Структура и назначение элементов управляющего блока. Устройство управления. Структура и назначение элементов интерфейсного блока. Стековая память в МП - назначение и способы ее организации. Архитектурные особенности 8-

- разрядных МП.
11. Структура и назначение элементов 16-разрядных МП. Организация 32-разрядных МП.
 12. Система команд МП. Макрокоманда и микрокоманда. Структура и форматы команд. Методы адресации. Классификация команд МП. Команды пересылок. Арифметические команды. Логические команды. Команды передачи управления. Специальные команды. Система команд МП 8086.
 13. Запоминающие устройства (ЗУ) МП систем. Основные сведения. Система параметров. Классификация ЗУ. Постоянные запоминающие устройства (ПЗУ). Структура интегральных схем ПЗУ. Масочные ПЗУ (ROM). Программируемые ПЗУ (PROM).
 14. Перепрограммируемые ПЗУ (EPROM и EEPROM). Флэш-память. Оперативные запоминающие устройства (ОЗУ). Структура интегральных схем статических ОЗУ. Запоминающие элементы статических ОЗУ. Динамические ОЗУ. Запоминающие элементы динамических ОЗУ. Структура динамических ОЗУ. Регенерация данных в динамических ОЗУ. Структура и временные диаграммы динамических ОЗУ типа FPM, EDORAM, BEDORAM, SDRAM, RDRAM, DRDRAM. Кэширование оперативной памяти. Первичный и вторичный кэш. Взаимодействие ОЗУ и кэш памяти.
 15. Организация ввода-вывода информации в МП системах. Программный ввод-вывод. Ввод-вывод по прерываниям. Векторные прерывания. Маскируемые и немаскируемые прерывания. Контроллер прерываний. Обмен информацией в режиме прямого доступа к памяти. Контроллер прямого доступа к памяти. Внешний интерфейс МП систем.
 16. Параллельный интерфейс: LPT-порт. Интерфейс Centronics. Последовательный интерфейс: COM-порт. Интерфейс RS-232.
 17. Микроконтроллеры (МК) и микроконтроллерные устройства управления объектами. Классификация МК.
 18. Аналого-цифровые и цифро-аналоговые преобразователи.

Основными стратегическими образовательными технологиями являются: дискуссионные, имитационное моделирование, исследовательские, лекционные занятия, практические и лабораторные занятия, процедуры самообучения.

В рамках указанных технологий применяются тактические образовательные технологии: case-study, задания, игровое проектирование, информационные, классическая лекция, лекция с элементами мозгового штурма, мини-проекты, проблемная лекция.